仪器设备购置技术参数要求确认单

|  |
| --- |
| 产品名称  计算机组成原理与系统结构实验系统 |
| 主要用途描述：  计算机组成原理与系统结构实验系统包括计算机组成原理与系统结构实验系统（试验箱）和配套FPGA开发板两部分，用于计算机科学与技术、软件工程、医学信息工程和人工智能四个专业的《计算机组成与结构》课程实验教学，包括在实验室完成的实验和学生课后完成的实验两部分，实验室部分主要在实验箱上实现，课后实验主要在FPGA开发板上实现。  实验箱支持基本的基础汇编语言程序设计、脱机、联机运算器实验、组合逻辑控制器（硬布线控制器）实验、主存储器实验、串行口输入输出实验、中断实验、时序电路实验、微程序控制器实验、BASIC程序设计、控制器的软件仿真实验等基本实验，以及非流水线CPU设计、流水线CPU设计、高速缓冲Cache存储器等综合性实验。  FPGA开发板主要完成常用逻辑器件模拟实验、运算器模拟实验、存储器模拟实验、指令系统设计、简易CPU模拟等实验项目。 |
| 参数要求：  **1、性能参数**  **1）计算机组成原理与系统结构实验系统技术指标：**  1、输入220V，输出5V、3A。  2、支持8位和16位机器字长，可由用户根据教学需要自行切换。  3、基本指令系统支持多种基本寻址方式。实现大部分指令, 用于设计监控程序和用户的常规汇编程序, 尚保留多条指令供用户自己实现。  4、主存最大寻址空间是18K以上,可支持主存储器扩展实验。存储器采用两片RAM 6116芯片，扩展存储器采用HN58C65芯片。  5、运算器由4片位片结构器件AM2901级联而成, 片间用串行进位方式传递进位信号。  运算器ALU可实现多种算术与逻辑运算功能, 内部包括多个双端口读出、单端口写入的通用寄存器, 和一个能自行移位的乘商寄存器。设置C、Z、V、S四个状态标志位。运算器实验可以有脱机和联机两种实验方式。  6、控制器支持微程序和组合逻辑两种控制方案。  7、二路INTEL8251串行接口，可用PL2303转换成USB通信端口。一路可直接连接计算机终端, 或接入一台PC机作为自己的仿真终端。  8、主机可完成三级中断实验和中断嵌套实验。  9、支持多种实验方式:单步/连续，手动置指令/从内存读指令等，监控源码开放，用户可以修改。可支持WIN10操作系统的联机软件。  10、既支持用中小集成芯片实现CPU方案，也配备FPGA门阵列器件支持流水和非流水两种CPU方案及高速缓冲存储器（cache）的教学实验。  11．支持比较正规的汇编语言设计和BASIC语言设计。  12、 配套4套源码：1）组合逻辑全2）微程序逻辑全3）组合逻辑基本4）微程序基本  13、 配套监控程序源码和改写监控程序的软件，配套监控程序要改写一条指令的范例。  14、配套指令级和微指令级的仿真软件。  15、试验箱硬件及配套软件原厂保修5年。  **2）FPGA开发板技术指标：**  1、3.3V电压供电，上电后瞬时启动。  2、开发板DIP40封装。  3、配备8000个LE资源，最少156KB用户闪存，378KBIT RAM。  4、支持DDR2/DDR3L/DDR3/LPDDR2存储器。  5、配备24路硬件乘法器。  6、112个用户GPIO。  7、2路PLL。  8、配套MicroUSB数据线和下载器。  9、配套用户手册和实验指导。  10、开发板保修1年。  **2、功能参数**  **1）计算机组成原理与系统结构实验系统支持的基本实验项目**  1、基础汇编语言程序设计 2、脱机、联机运算器实验  3、组合逻辑控制器（硬布线控制器）实验 4、主存储器实验  5、串行口输入输出实验 6、中断实验  7、时序电路实验 8、微程序控制器实验  9、BASIC程序设计 10、控制器的软件仿真实验  **2）计算机组成原理与系统结构实验系统支持的综合设计实验项目**  1、非流水线CPU设计  2、流水线CPU设计  3、高速缓冲Cache存储器  **3）FPGA开发板支持的实验项目**  1、基本逻辑器件的模拟实验 2、运算器模拟实验  3、存储器模拟实验 4、指令系统设计  5、简易CPU模拟  **3、质保：**  1）计算机组成原理与系统结构实验系统原厂质保5年，质保期内每学期开课前和开课中整体检修一次，更换相应的配件。  2）FPGA开发板质保1年。  4、增购计算机组成原理与系统结构实验系统要求和现使用的实验箱无缝对接，以保证课程实验教学的一致性。 |